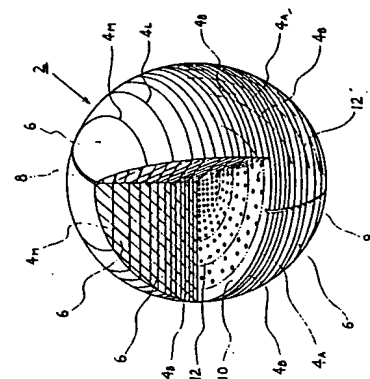


(54) ELECTROMAGNETIC LENS

(11) 62-258505 (A) (43) 11.11.1987 (19) JP
 (21) Appl. No. 60-256169 (22) 15.11.1985
 (71) NOZOMI HASEBE(1) (72) NOZOMI HASEBE(1)
 (51) Int. Cl. H01Q15/10, H01Q15/08

PURPOSE: To simply obtain an accurate electromagnetic lens by laminating an insulation sheet base where small piece conductor foils are printed at a prescribed density distribution via a foamed styrol.

CONSTITUTION: Disk form conductor foils 12 having a diameter of 2mm are printed on a thin sheet insulation circular face board 10 to form dielectric boards $4_A \sim 4_M$. The distribution density of the foils 12 are changed at each concentric zone to be high at the center of the dielectric board, and the width of the concentric zone is changed according to the diameter of each dielectric board. The dielectric boards $4_A \sim 4_M$ are laminated with a foamed styrol in-between and formed as a sphere. Then the density of the foil 12 is high at the center of the sphere and the foil density and the specific dielectric constant are reduced isometrically toward the peripheral, then an electromagnetic lens 2 is formed. Thus, the simple lens is obtained with high accuracy in comparison with a conventional lens with concentric spherical foamed styrol having different metallic grain density.



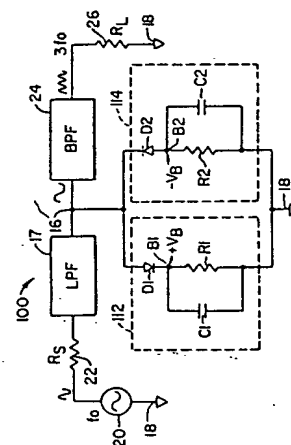
8: guide means

(54) FREQUENCY MULTIPLIER

(11) 62-258506 (A) (43) 11.11.1987 (19) JP
 (21) Appl. No. 62-100936 (22) 23.4.1987
 (71) YOKOGAWA HEWLETT PACKARD LTD
 (72) DEIRU ARUBIN ROBAATO(1)
 (51) Int. Cl. H03B19/16, H03B19/18

PURPOSE: To attain the multiplication with a low loss to a wide range of input level and to protect a limiter from an overvoltage by providing a self-bias generating means comprising a resistor and a capacitor to the limiter.

CONSTITUTION: A signal of a frequency f_0 is given to a signal node 16 from a signal source 20 via a signal source resistor 22 and a low-pass filter 17, self-bias diode means 112, 114 clips the signal, an odd order number harmonics $3f_0$ are extracted by a band-pass filter 24 and given to a load 26. The diode means 112, 114, each consists of the series connection of a diode to the parallel connection of a resistor and a capacitor, the means 112, 114 are connected in anti-parallel to constitute the limiter. The capacitor is charged by a current flowing between the signal node 16 and a reference node 18 via the diode means 112, 114 and discharged by a resistor, a DC bias in response to the input is caused across the resistor to change properly the clip level.



100: frequency multiplier

(54) GAIN VARIABLE TYPE AMPLIFIER

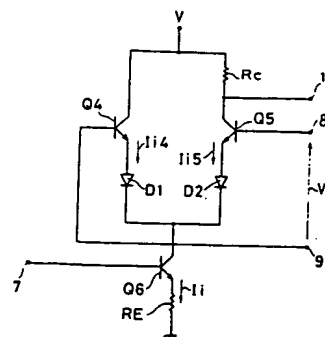
(11) 62-258509 (A) (43) 11.11.1987 (19) JP
 (21) Appl. No. 61-89300 (22) 17.4.1986
 (71) FUJITSU TEN LTD (72) KAZUTOSHI SASAKI
 (51) Int. Cl. H03G3/10

PURPOSE: To improve the S/N and to suppress the generation of distortion by inserting a diode having a forward resistance changed in response to the same forward current as to that of an equivalent emitter resistance of a differential transistor (TR) to the emitter of the TR.

CONSTITUTION: Diodes D_1, D_2 having the forward resistance changed in response to the same forward current as the equivalent emitter resistor of the differential TRs Q_4, Q_5 are inserted respectively to the emitters of the TRs Q_4, Q_5 . A noise voltage V_n is expressed in equation I. An output noise voltage V_{on2} at an output terminal 10 is expressed in equation II. Captions re_4, re_5 are equivalent emitter resistances of the TRs Q_4, Q_5 , captions re_6, re_7 are forward resistors of the diodes D_1, D_2 , and captions V_{n1}, V_{n2} are noise voltages of the TRs Q_4, Q_5 . Then the gain of the voltage V_{on2} with respect to the voltages V_{n1}, V_{n2} is decreased by the resistors re_6, re_7 . Thus, the S/N is improved and the generation of distortion is suppressed.

$$v_n = \sqrt{v_{n1}^2 + v_{n2}^2} \quad I$$

$$V_{on2} = \frac{R_c}{re_4 + re_5 + re_6 + re_7} \cdot v_n \quad II$$



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭62-258506

⑬ Int.Cl.⁴

H 03 B 19/16
19/18

識別記号

庁内整理番号

6707-5J
6707-5J

⑭ 公開 昭和62年(1987)11月11日

審査請求 未請求 発明の数 1 (全7頁)

⑮ 発明の名称 周波数通信器

⑯ 特 願 昭62-100936

⑰ 出 願 昭62(1987)4月23日

優先権主張 ⑱ 1986年4月29日 ⑲ 米国(US) ⑳ 857010

㉑ 発 明 者 ロバート・デイル・ア アメリカ合衆国カリフォルニア州サンタ・ローザ・パティ
ルビン オ・コート 2525

㉒ 発 明 者 フランク・ケイ・デイ アメリカ合衆国カリフォルニア州サンタ・ローザ・レイノ
ビッドード・コート 5716

㉓ 出 願 人 横河・ヒューレット・ 八王子市高倉町9番1号
パツカード株式会社

㉔ 代 理 人 弁理士 長谷川 次男

明 細 書

1. 発明の名称

周波数通信器

2. 特許請求の範囲

互いに逆並列に接続された第1および第2の自己バイアス方向性導電手段の対を設け、

前記対は入力に並列に接続され、

前記第1および第2の自己バイアス方向性導電手段の少なくとも一方は

少なくともひとつの方向性導電デバイスと、

前記入力から与えられる入力電力にตอบสนองしてバイアス電圧の少なくとも一部分を発生するバイアス発生要素

を有してなる

周波数通信器。

3. 発明の詳細な説明

〔発明の技術分野〕

本発明は、これに限定されるわけではないが、マイクロ波信号発生器、とくにトリブラのような奇数次高調波信号出力を発生するミリ波通信器に

好適な周波数通信器に関する。本発明は特にハイブリッド集積回路を用いるフィンライン(fineline)構造に利用される。

〔従来技術およびその問題点〕

ミリ波周波数信号を発生させるにはいくつかの方法が利用できる。その方法の1つは、非線形デバイスをを用いて低周波から高調波を生成する周波数通信器を用いるものである。周波数通信器の場合は、最初の信号の準備の多くの部分は低周波で行なうことにより、電力損失を減少させ、また所望の出力周波数で必要な回路を簡単にする。

所望の出力周波数を発生する方法の1つは、リミッタを用いて入力信号を対称的にクリップし、奇数次高調波を発生させるトリブラ等を用いるものである。クリップされた信号が正確に対称性を有する場合は、偶数次の高調波は生じない。

第2図には、通常、トリブラとして用いられる代表的な従来の周波数通信器10の概略図が示されている。周波数通信器10には、信号ノード16と(接地)基準ノード18の間に第1、第2のダ

イオード12、14が設けられている。これらダイオード12、14は逆並列関係で配列され、共に供給信号をダイオード障壁電圧にクリップするように動作する。無線周波数の信号源20によつて信号源抵抗22を介して信号を供給された低域フィルタ17は信号源からの信号を信号ノード16に与える。信号ノード16でクリップされた信号はBPF(帯域フィルタ)24に与えられ、その出力が負荷26に印加される。

動作においては、信号ノード16に与えられた振動入力電圧が、(接地)基準ノード18に対して順方向バイアスされたダイオード12または14の障壁の高さを越えるときにダイオード12または14が導通し、それによつて入力波形をクリップする。しかし、小入力レベルでは、三次高調波成分は少ししか発生しない。その結果、変換損失、すなわち入力の出力に対する比が小入力レベルで非常に高くなる。他方、極めて高い入力レベルでは、出力信号の出力レベルは入力信号レベルが大きくなつてもそれ程変化しない。結局、変換損失

が増大するといわれる。最適の変換損失、すなわち、変換損失が最小となる範囲は低電力側と高電力側の両端点の間に制限される。

従来のトリプラの別の欠点は高ドライブ・レベル下のダイオードの信頼性であつた。信号電圧が大きいと過電流を生じさせるので、このような回路ではダイオードを損傷することがある。従来のトリブラ等の周波数通倍器は過電流に対して何の保護も与えていなかった。

〔発明の目的〕

本発明の目的は広範囲の入力レベルに対して比較的高い変換効率、すなわち低変換損失が可能で損傷を引起す電圧の大きな変動に対する保護機構を有する周波数通倍器を与えることにある。

〔発明の概要〕

本発明の一実施例によれば、マイクロ波に用いられる周波数通倍器は、ダイオードを含む非線形素子のような第1および第2の自己バイアス一方向性導電手段が信号入力に並列にまた互いに逆並列に結合されている。各自己バイアス導電手段は

非線形デバイスおよびバイアス素子を含んでいる第1の自己バイアス一方向性導電手段および第2の自己バイアス一方向性導電手段は、広範囲の入力電力レベルに対して入力電力が増大するとともに増大するバイアスを入力ノードに生じさせる。内部バイアスがあると高信号レベルでの波形クリッピングが生じる。従来技術と比較して、高い電力入力の範囲全体にわたつて、変換損失は高入力電力まで最適の状態を維持する。一実施例における自己バイアス・ダイオード手段は、抵抗性素子と容量性素子の並列結合に直列に結合されたダイオードを有する。ここで抵抗性素子は、ダイオードをバイアスするのに適当な電圧降下を容量性素子の両端に生成するためのものであり、また容量性素子は抵抗性素子の両端の電圧バイアス・レベルを維持するのに十分な容量値を有している。抵抗性素子および容量性素子の値によつて決定される時定数は少なくとも入力信号の周期と同じ程度の大きさを有すべきであり、特に、自己バイアスに必要な電圧保持を与えるために、それよりも長

くすべきである。この値は特にクリティカルであるという訳ではない。それにもかかわらず、時定数が、各ダイオード手段のサイクルの“オフ”部分の間にある程度の電荷を流出させる程度には短くなければならないということが重要である。付加的な外部バイアスを代替実施例において用いることができる。またダイオード手段にさらにダイオードを追加してさらなる降伏保護を与えることができる。

本発明の内容および利点は添付図面に関連した以下の詳細な説明を参照することによつてよく理解できるであろう。

〔発明の実施例〕

本発明において、周波数通倍器100は、第1の自己バイアス一方向性導電手段(以下自己バイアス・ダイオード手段112という)およびそれと逆並列関係に結合された第2の自己バイアス導電手段(以下自己バイアス・ダイオード手段114という)からなる非線形回路素子の組合わせを含む。第1図に示された代表的な周波数通倍器では、第

1の自己バイアス・ダイオード手段112および第2の自己バイアス・ダイオード手段114は信号ノード16と接地または同様の基準ノード18の間に結合される。一般化された回路では、周波数 f_0 の信号を発生し、信号源抵抗 R_{s22} を有するrf信号源20が配置されている。信号源抵抗22と信号ノード16の間に結合されたLPF(低域フィルタ)17は信号ノード16への入力にフィルタ作用を与える。信号ノード16と負荷抵抗26によつて渡された出力との間にBPF(帯域フィルタ)24が備えられ、このBPF24は基本周波数の選択された適当な高調波を主に通過させる。たとえば、トリブラ回路の場合には、BPF24は基本周波数の第3次高調波だけを含む帯域を通過させる。

第1の自己バイアス・ダイオード手段112は第1の抵抗 R_1 、およびその両端に結合された第1の容量 C_1 と直列に結合された第1のダイオードD1を含む。第1のバイアス・ノードB1は第1のダイオードD1のカソード端子、第1の抵抗 R_1

しい値を有する。

標準型のWR-19導波管回路は、40GHz~60GHzの周波数範囲で動作するが、これについては第1の容量 C_1 の値(第2の容量 C_2 の値に等しい)はLPFに選ばれる。

第1の抵抗の値(第2の抵抗の値に等しい)は500 Ω となるように選ばれる。

第1図の回路は次のように動作する。無線周波の信号源20による正弦波付勢の下で、第1のバイアス・ノードB1は正の自己バイアス電圧レベル $+V_B$ にチャージされ、第2のバイアス・ノードB2は、これと同じ大きさであつて基準ノード18での基準レベルに対して負のバイアス・レベル $-V_B$ にチャージされる。

第3図には、低電力A、中間電力Bおよび高電力Cの下での自己バイアス型トリブラの出力波形が示されている。クリッピング・レベルは第1図の回路におけるバイアス・ノードB1およびB2でのバイアスに正比例する。入力電力が増大すると、内部のバイアス・ノードB1およびB2の電

および第1の容量 C_1 の共通接続点である。信号ノード16は第1のダイオードD1のアノード端子に結合され、接地基準ノード18は第1の容量 C_1 と第1の抵抗 R_1 の対向端子に結合される。基準ノード18はかならずしもシステム接地に結合されている必要はない(このような構造が一般的ではあるけれども)ことが理解されるべきである。

第2の自己バイアス・ダイオード手段114は第2の抵抗 R_2 とその両端に結合された第2の容量 C_2 、およびこれらに直列に結合された第2のダイオードD2を含む。第2のバイアス・ノードB2は第2のダイオードD2のアノード端子、第2の抵抗 R_2 および第2の容量 C_2 の共通接続点である。信号ノード16は第2のダイオードD2のカソード端子に結合され、接地基準ノード18は第2の容量 C_2 および第2の抵抗 R_2 の対向端子に結合されている。

第1の容量 C_1 は第2の容量 C_2 の値に等しい値を有し、第1の抵抗 R_1 は第2の抵抗の値に等

しい値を有する。したがつて、ダイオードは、入力電力の振幅領域にわたつて、所望の周波数を最も非線形である領域内で動作し続けることができる。容量 C_1 、 C_2 および抵抗 R_1 および R_2 は、ダイオードD1およびD2が"オフ"すなわち非導通状態である間に内部のバイアス・ノードB1およびB2の電圧が維持されるに十分な時定数を有している。互いに逆並列結合された完全にマッチングのとれたダイオードD1、D2の対、マッチングのとれた抵抗 R_1 、 R_2 およびマッチングのとれた容量 C_1 、 C_2 (従つて第1の自己バイアス・ダイオード手段112と第2の自己バイアス・ダイオード手段114とで等しい時定数を与える)は入力波形に対称的な歪を生じさせこれをBPF24に通す。したがつて、奇数次だけの高調波が生成される。これがまさしく、意図した周波数トリブラの所望の作用である。さらに、本発明では、バイアス・ノードB1およびB2での保持電圧のために、ダイオードD1およびD2は、第2図に示された型式の周

波数過倍器に比較して、基本同期のうちのより小さな期間しか電流を流さない。最終的な効果として、信号ノード16と基準ノード18の間のダイオード・ループに循環する実効DC電流が減少するために装置の信頼性が改善されることである。また、第1図の回路は完全に自己バイアスされるから、外部バイアスには依存しない。

第1図に示された基本回路実施例は本発明の範囲および精神から離れることなしに変更できる。第4図には、外部バイアスが増えられる回路の代替実施例が示されている。特に、第1の自己バイアス・ダイオード手段212は第1のダイオードD1に直列に結合された第3のダイオードD3を加えることにより変更されている。また、第2の自己バイアス・ダイオード手段214は第2のダイオードD2に直列に結合された第4のダイオードD4を含む。LPF17は信号ノード16から容量C3によつて直流分離され、BPF124は容量C4によつて信号ノード16から直流分離される。本実施例では、信号ノード16は仮想接地にはなつて

いない。したがつて、第1図の実施例に関連して前述したと同様の機能を与え、適切なRF動作を行うためにはDC分離が必要である。同じ理由で次に示す第6図の実施例もまた信号ノード16でのDC分離を備えている。

さらに、本発明に従つて、第1の自己バイアス・ダイオード手段212と基準ノード(接地)18の間に電圧バイアスVBの形式で外部バイアスを設けてもよい。このバイアスの目的は、ダイオード手段D1, D3, D2, D4が低電圧レベルにある際これらの動作点をそれらの非線形動作領域にもつていくことである。これによつて、低信号レベル時の周波数過倍器の損失が改善されることになる。入力電力レベルが増大していつた場合には自己バイアスの効果により高い変換効率が高入力電圧範囲においてもやはり維持される。このバイアス手段は、信号ノード16と基準ノード18の間のループにある全てのダイオードの順方向電圧降下の2倍の範囲内のバイアス電圧を発生するように選択するのが望ましい。第4図に示した回路では、

外部バイアス60の値は2.6V~2.8Vの範囲内にあるように選択できる。

ここで説明した第1図、第3図および他の実施例の回路は、マイクロ波アプリケーションに適した種々の形式に容易に適用できる。第5図には、型式WR-19導波管用のフィンライン技術で構成できる本発明の1実施例の分解斜視図が示されている。便宜上、第1図の実施例が示されている。すなわち、フィンライン回路101は基板40を有し、その基板には基板マウント導体42中に外部無線周波信号源20からフィンライン・チャネル49へ通じるコプラナー導波管型のLPF17がマウントされている。LPF17は本発明に従つて前述の第1の自己バイアス・ダイオード手段112と第2の自己バイアス・ダイオード手段114に結合されている。両自己バイアス・ダイオード手段は導体42と金属化層46間のフィンライン・ギャップ44を架橋する。フィンライン・チャネル49は第1の金属化層46と第2の金属化層48の間に形成される。BPFはLPFセクション

24(第5図)およびフィンライン回路101がマウントされている導波管の固有の低域つまりカットオフ周波数との組合わせにより実現される。フィンライン回路101は導波管、たとえば、第1, 第2の互いに対となるチャネル・セグメント52, 54で形成された型式WR-19導波管内に置かれる。整合目的でフィンライン・ギャップ44に隣接したフィンライン回路101内に後背短絡(back short)56が置かれる。

本発明による回路は実際上の応用のためにさらに洗練することができる。第6図には、偶数次高調波の発生を抑制するためにより正確な電圧平衡を与える手段を有する本発明のさらに他の実施例が示されている。第6図の実施例では、固定量の電圧を供給するために自己バイアス回路網とくにノードB2と呼ばれているノードに電流源75を結合でき、また平衡手段25を電圧平衡のために備えることができる。

詳細にいうと、第6図では、第1の直列接続されたダイオード対312が信号ノード16と基準ノ

ード16と基準ノード18の間に結合され、第2の直列接続されたダイオード対314が第1の信号ノード16とノードB2の間に第1のダイオード対312と逆並列に結合されている。ノードB2には保持容量23、電流源75および分圧器の一部をなす平衡手段25が結合されているので、そのノードB2はバイアスされることになる。保持容量23は基準ノード18に結合され、平衡手段25のタップつまり分圧アームはLPF27を介して信号ノード16(したがってダイオード対312、314の共通ノード)にDC結合される。平衡手段25の残りの端子は基準ノード18に結合される。第1のダイオード対312のカソード端子も基準ノード18に結合される。

LPF27は、RFを接地に通過しそれにより動作不能にしてしまうことなしに、信号ノード16に一定のDCバイアスを印加することができるようにしている。DC動作では、電流源75は十分な電流を平衡手段25に供給して基準ノード18(接地)とノードB2間の平衡手段25の両端に

ほぼ2.4ボルトに等しい電圧降下を発生させる。したがって、信号ノード16での電圧は、DC状態で0〜2.4ボルトの任意のレベルにタップを調整することによつて選択的にバイアスすることができる。これに対して、RF動作状態では、ノードB2の負電圧が、第1図の回路のノードB2で負の電圧が発生するのと同じ理由で容量23の両端に発生する。平衡手段25の分圧アームは信号ノード16の電圧のDCオフセット用である。たとえば、平衡手段25は、信号ノード16の電圧がノードB2の電圧の1/2となるように調整するのがよい。たつた1つの容量23を用いているだけであるにもかかわらず、信号ノード16と基準ノード18の間のダイオードD1、D3に対しても自己バイアスが与えられる。電流源75は静止点(quiescent point)である信号ノード16を制御し、容量23はRF励起下の自己バイアス効果のための保持効果を与える。

本発明による適切な動作をさらに確実にするために、信号ノード16は入力源または出力源とDC

接続していないのがよい。第6図の回路ではトリプルの自己バイアスが行なわれるとともに上述した外部バイアスの能力も付加されている。

〔発明の効果〕

ここに開示した実施例は、通信器の応用に適した奇数次高調波のより効果的な発生、より広帯域の入力電力にわたる高変換効率すなわちより小さい変換損失など多数の利点を有する。

以上、本発明を特定の実施例について説明したが、当業者にはさらに別の実施例が明らかであろう。したがって、本発明は特許請求の範囲において限定した以外は限定されないことに注意すべきである。

4. 図面の簡単な説明

第1図、第4図および第6図は本発明の実施例を示す回路図、第2図は従来技術を示す回路図、第3図は本発明の実施例の動作を説明する図、第5図は第1図に示した本発明の一実施例の実際の構造の例を示す図である。

16：信号ノード、

18：基準ノード、

20：信号源、

60：外部バイアス、

75：電流源、

112, 114：自己バイアス・ダイオード手段。

出願人 横河・ヒューレット・パッカード株式会社

代理人 弁理士 長谷川 次 男

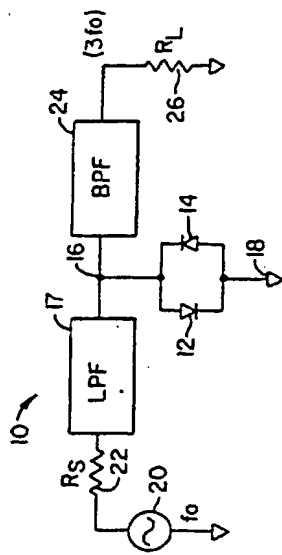


FIG. 2.

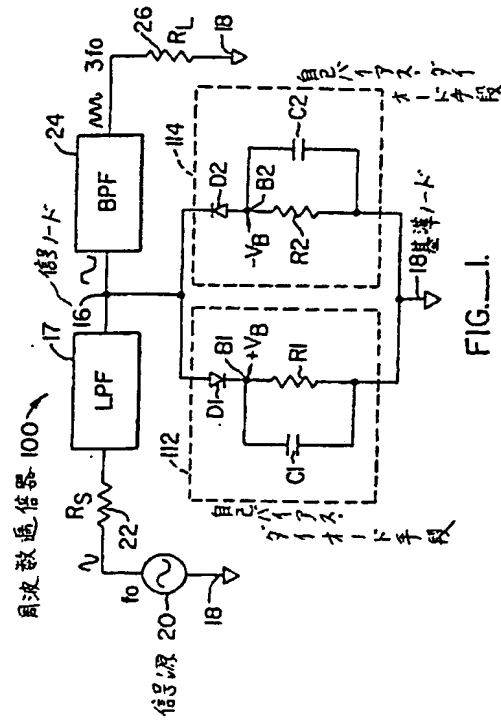


FIG. 1.

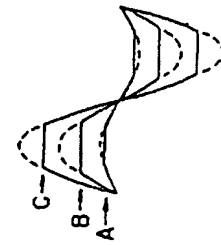


FIG. 3.

——人力波形
——出力波形

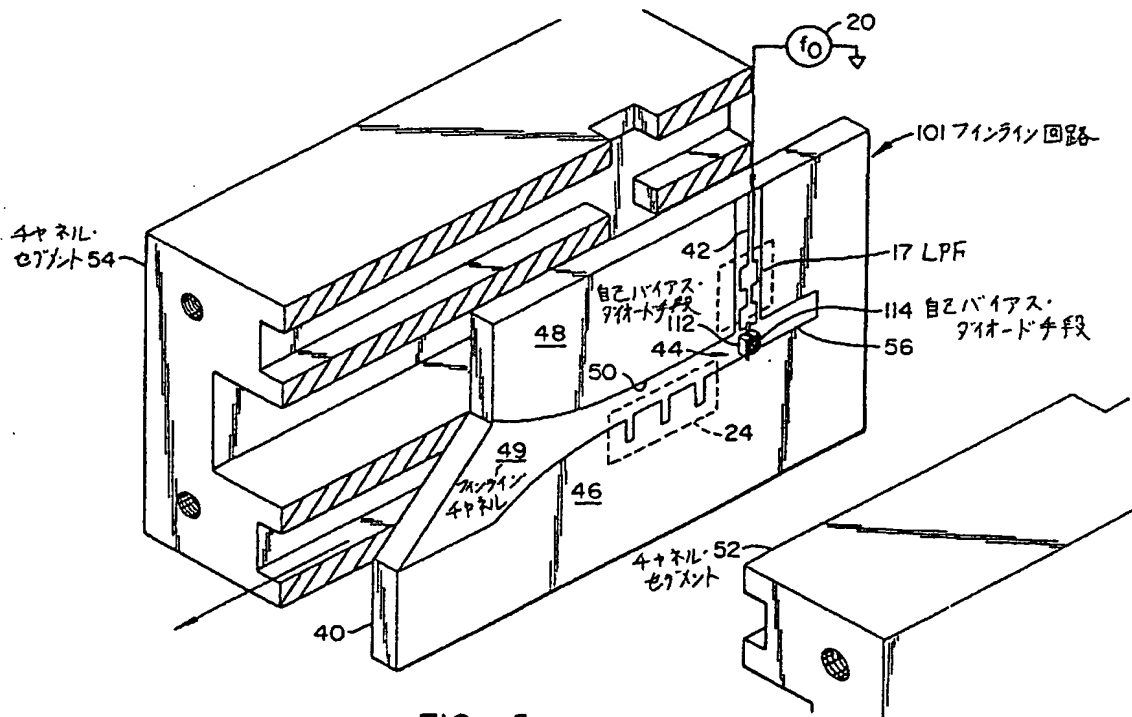


FIG. 5.

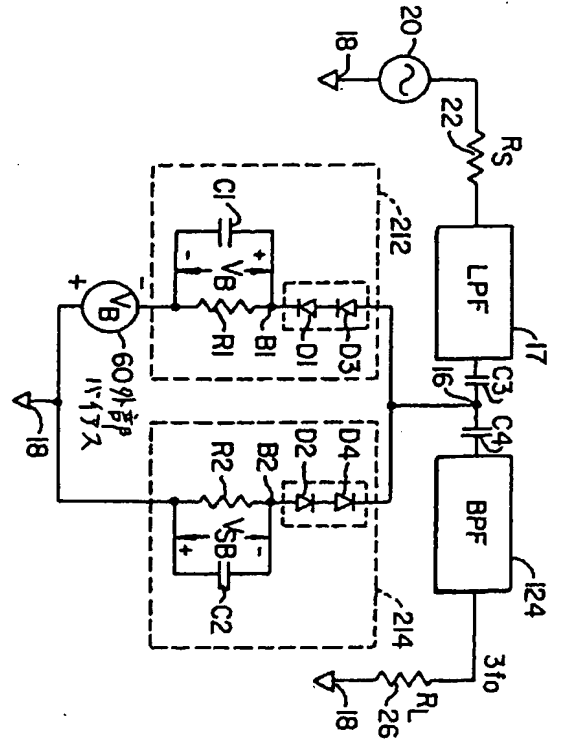


FIG. 4.

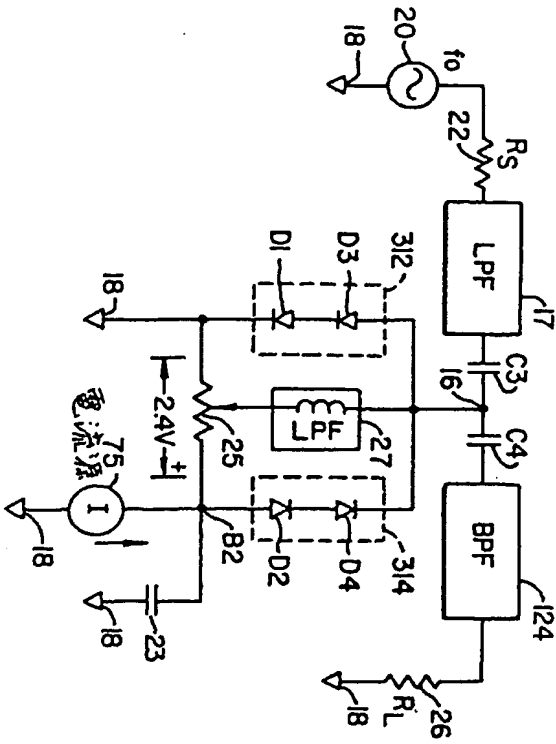


FIG. 6.